

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

No. 3 - (2)

JP2000209038 A

HIGH FREQUENCY POWER AMPLIFIER AND RADIO COMMUNICATION EQUIPMENT  
HITACHI LTD HITACHI ULSI SYSTEMS CO LTD HITACHI TOBU SEMICONDUCTOR LTD  
Inventor(s): MARUYAMA MASASHI ;AKAMINE HITOSHI ;KOBORI TSUTOMU ;MORIYAMA  
SHINJI

Application No. 11300423 JP11300423 JP, Filed 19991022,A1 Published  
20000728Published 20000728

**Abstract: PROBLEM TO BE SOLVED:** To improve distortion characteristics and to enhance the efficiency of an amplifier by providing first and second semiconductor amplifying elements and a bias circuit, and linearly changing resistance value on the high potential side of a resistance type potential dividing circuit so that temperature characteristics of idle current at the time of being not inputted from an input terminal become negative characteristics.

**SOLUTION:** In a high frequency power amplifier module (high frequency power amplifier) incorporated with transistors in multiple stages, a resistor 15 on the high potential side of the resistance type potential dividing circuit (bias circuit) to be connected to the control terminal of each transistor is a temperature compensation type resistor to linearly change the resistance value. Therefore, when the temperature rises, the resistance value of the temperature compensation resistor is successively increased, the potential of a control electrode is lowered, and the temperature characteristics of the idle current become negative. The temperature of the resistor on the high potential side of the resistance potential dividing circuit is only compensated by the bias circuit of semiconductor amplifying elements on the first (input) stage and final (output) stage, and it is not necessary to attach any other component for fixing a drain current.

Int'l Class: H03F00130; H03F00102 H03F00132 H03F003195 H03F00324

Priority: JP 10321903 19991112

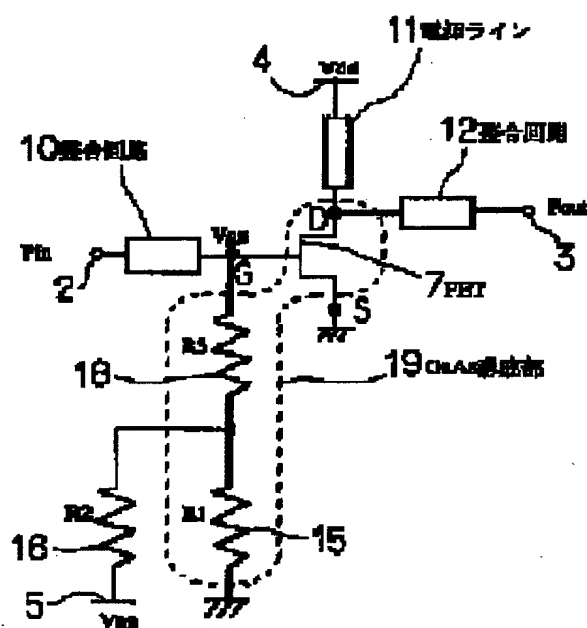
MicroPatent Reference Number: 000208785  
COPYRIGHT: (C) 2000JPO

**MicroPatent® PatSearch FullText:** Record 1 of 1

Search scope: US Granted US Applications EP-A EP-B WO JP ; Full patent spec.

Years: 1971-2002

Text: Patent/Publication No.: JP2000209038



Order This Patent

Family Lookup

Citation Indicators

[Go to first matching text](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-209038

(P2000-209038A)

(43) 公開日 平成12年7月28日 (2000.7.28)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード\* (参考)

H 0 3 F 1/30  
1/02  
1/32  
3/195  
3/24

H 0 3 F 1/30  
1/02  
1/32  
3/195  
3/24

A

審査請求 未請求 請求項の数43 O L (全 18 頁)

(21) 出願番号 特願平11-300423  
(22) 出願日 平成11年10月22日 (1999. 10. 22)  
(31) 優先権主張番号 特願平10-321903  
(32) 優先日 平成10年11月12日 (1998. 11. 12)  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108  
株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地  
(71) 出願人 000233169  
株式会社日立超エル・エス・アイ・システムズ  
東京都小平市上水本町5丁目22番1号  
(71) 出願人 000233527  
日立東部セミコンダクタ株式会社  
群馬県高崎市西横手町1番地1  
(74) 代理人 100083552  
弁理士 秋田 収喜

最終頁に続く

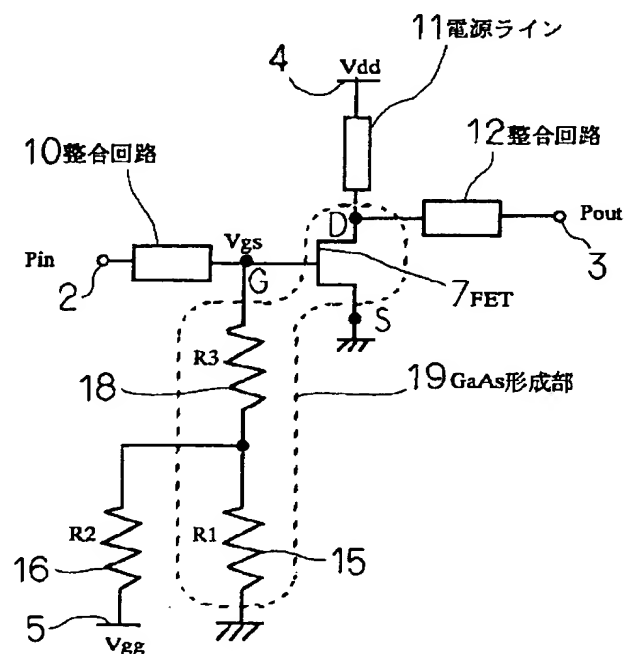
(54) 【発明の名称】 高周波電力増幅装置および無線通信機

(57) 【要約】

【課題】 アイドル電流の温度特性を負の温度特性とすることにより歪特性向上を図る。

【解決手段】 第1電極および第2電極ならびに制御電極で構成され前記第1電極と前記第2電極間に流れる電流を前記制御電極への電位の印加制御で行うトランジスタと、前記トランジスタの制御電極に印加される直流バイアス電位を決定する抵抗分圧回路とを有し、前記制御電極に入力信号が入力され、前記第1電極から出力信号を出力し、前記抵抗分圧回路に制御信号が入力される高周波電力増幅装置であり、前記制御信号が入力されないときの出力であるアイドル電流の温度特性が負の温度特性になるように、前記抵抗分圧回路の一の抵抗は抵抗値がリニアに変化する温度補償型抵抗で構成されている。

図 1



## 【特許請求の範囲】

【請求項1】入力端子と、出力端子と、コントロール端子と、上記入力端子からの信号を受ける制御端子と、上記入力端子からの信号に応じた信号を出力する第1端子とを有する第1の半導体増幅素子と、上記第1の半導体増幅素子の第1端子から出力された信号に応じた信号を受ける制御端子と、上記出力端子に接続され、上記信号に従った信号を出力する第1端子とを有する第2の半導体増幅素子と、上記コントロール端子に接続され上記第1の半導体増幅素子の制御端子に上記コントロール端子に供給される電圧に従った直流バイアス電位を印加する第1のバイアス回路とを有し、上記入力端子から信号が入力されないときの出力であるアイドル電流の温度特性が負の温度特性になるように、上記第1のバイアス回路には、その抵抗値がリニアに変化する第1の抵抗が含まれていることを特徴とする高周波電力増幅装置。

【請求項2】上記第1のバイアス回路は抵抗分圧回路を有し、上記抵抗分圧回路に含まれる抵抗のうち高電位側が設けられる抵抗が上記第1の抵抗であり、該第1の抵抗は上記第1の半導体増幅素子が形成された半導体基板にモノリシックに形成され、他の抵抗は外付け部品であることを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項3】上記コントロール端子に接続され、上記第2の半導体増幅素子の制御端子に上記コントロール端子に供給される電圧に従った直流バイアス電位を印加する第2のバイアス回路を有し、上記入力端子から信号が入力されないときの出力であるアイドル電流の温度特性が負の温度特性になるように、上記第2のバイアス回路にはその抵抗値がリニアに変化する第2の抵抗が含まれていることを特徴とする請求項2に記載の高周波電力増幅装置。

【請求項4】上記第1の半導体増幅素子の制御端子にバイアス電位を印加する第1のバイアス回路と、上記第2の半導体増幅素子の制御端子にバイアス電位を印加する第2のバイアス回路は相互に独立した回路であることを特徴とする請求項3に記載の高周波電力増幅装置。

【請求項5】上記入力端子には、それに供給される信号の振幅を制御する振幅制御回路の出力が接続されていることを特徴とする請求項4に記載の高周波電力増幅装置。

【請求項6】上記入力端子には、それに供給される信号の振幅を制御する振幅制御回路の出力が接続されていることを特徴とする請求項3に記載の高周波電力増幅装置。

【請求項7】上記第1のバイアス回路は、抵抗分圧回路を有し、該抵抗分圧回路に含まれる抵抗のうち高電位側に設けられる抵抗が上記第1の抵抗であり、該第1の抵抗は正の温度特性を示し、他の抵抗は実質的に温度に依存しない抵抗であることを特徴とする請求項1に記載の

高周波電力増幅装置。

【請求項8】上記抵抗分圧回路の高電位側を構成する抵抗は半導体増幅素子が形成される半導体基板にモノリシックに形成され、他の抵抗は外付け部品であることを特徴とする請求項7に記載の高周波電力増幅装置。

【請求項9】上記第1の半導体増幅素子の制御電極には抵抗と容量で構成されるラグリードフィルタが設けられ、上記ラグリードフィルタを構成する抵抗が上記第1の抵抗であることを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項10】上記第1の半導体増幅素子と上記第2の半導体増幅素子との間に従属接続される1乃至複数の第3の半導体増幅素子を有し、上記第3の半導体増幅素子は前段の半導体増幅素子の第1端子に接続された制御端子と、後段の半導体増幅素子の制御端子に接続された第1端子とを有することを特徴とする請求項8に記載の高周波電力増幅装置。

【請求項11】上記第1の半導体増幅素子はA級増幅で動作することを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項12】上記第2の半導体増幅素子はAB級増幅で動作し、他の半導体増幅素子はA級増幅で動作することを特徴とする請求項10に記載の高周波電力増幅装置。

【請求項13】上記半導体増幅素子はシリコン半導体による電界効果トランジスタからなっていることを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項14】上記半導体増幅素子は化合物半導体によるMESFETからなっていることを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項15】上記半導体増幅素子は化合物半導体による高電子移動度トランジスタからなっていることを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項16】上記半導体増幅素子は化合物半導体によるヘテロ接合バイポーラトランジスタからなっていることを特徴とする請求項1に記載の高周波電力増幅装置。

【請求項17】送信側出力段に高周波電力増幅モジュールを有する無線通信装置であって、上記高周波電力増幅モジュールは、入力端子と、出力端子と、コントロール端子と、上記入力端子からの信号を受ける制御端子と、上記入力端子からの信号に応じた信号を出力する第1端子とを有する第1の半導体増幅素子と、上記第1の半導体増幅素子の第1端子から出力された信号に応じた信号を受ける制御端子と、上記出力端子に接続され、上記信号に従った信号を出力する第1端子とを有する第2の半導体増幅素子と、上記コントロール端子に接続され、上記第1の半導体増幅素子の制御端子に上記コントロール端子に供給される電圧に従った直流バイアス電位を印加する第1のバイアス回路とを有し、上記入力端子から信号が入力されないときの出力であるアイドル電流の温度

特性が負の温度特性になるように、上記第 1 のバイアス回路には、その抵抗値がリニアに変化する第 1 の抵抗を含んでいることを特徴とする高周波電力増幅装置とする無線通信機。

【請求項 18】上記第 1 のバイアス回路は、抵抗分圧回路を有し、上記抵抗分圧回路に含まれる抵抗のうち高電位側に設けられる抵抗が上記第 1 の抵抗であり、該第 1 の抵抗は上記第 1 の半導体増幅素子が形成された半導体基板にモノリシックに形成され、他の抵抗は外付け部品であることを特徴とする請求項 17 に記載の無線通信機。

【請求項 19】上記コントロール端子に接続され、上記第 2 の半導体増幅素子の制御端子に上記コントロール端子に供給される電圧に従った直流バイアス電位を印加する第 2 のバイアス回路を有し、上記入力端子から信号が入力されないときの出力であるアイドル電流の温度特性が負の温度特性になるように、上記第 2 のバイアス回路には、その抵抗値がリニアに変化する第 2 の抵抗が含まれていることを特徴とする請求項 18 に記載の無線通信機。

【請求項 20】上記第 1 の半導体増幅素子の制御端子にバイアス電位を印加する第 1 のバイアス回路と、上記第 2 の半導体増幅素子の制御端子にバイアス電位を印加する第 2 のバイアス回路は相互に独立した回路であることを特徴とする請求項 19 に記載の無線通信機。

【請求項 21】上記入力端子に接続された振幅制御回路を有することを特徴とする請求項 20 に記載の無線通信機。

【請求項 22】上記入力端子に接続された振幅制御回路を有することを特徴とする請求項 19 に記載の無線通信機。

【請求項 23】上記第 1 のバイアス回路は、抵抗分圧回路を有し、該抵抗分圧回路に含まれる抵抗のうち高電位側に設けられる抵抗が上記第 1 の抵抗であり、該第 1 の抵抗は正の温度特性を示し、他の抵抗は実質的に温度に依存しない抵抗であることを特徴とする請求項 17 に記載の無線通信機。

【請求項 24】上記抵抗分圧回路の高電位側を構成する抵抗は半導体増幅素子が形成される半導体基板にモノリシックに形成され、他の抵抗は外付け部品であることを特徴とする請求項 23 に記載の無線通信機。

【請求項 25】上記第 1 の半導体増幅素子の制御電極には抵抗と容量で構成されるラグリードフィルタが設けられ、上記ラグリードフィルタを構成する抵抗が上記第 1 の抵抗であることを特徴とする請求項 17 に記載の無線通信機。

【請求項 26】上記第 1 の半導体増幅素子と上記第 2 の半導体増幅素子との間に従属接続される 1 乃至複数の第 3 の半導体増幅素子を有し、上記第 3 の半導体増幅素子は前段の半導体増幅素子の第 1 端子に接続された制御端

子と、後段の半導体増幅素子の制御端子に接続された第 1 端子とを有することを特徴とする請求項 24 に記載の無線通信機。

【請求項 27】上記第 1 の半導体増幅素子は A 級増幅で動作することを特徴とする請求項 17 に記載の無線通信機。

【請求項 28】上記第 2 の半導体増幅素子は A B 級増幅で動作し、他の半導体増幅素子は A 級増幅で動作することを特徴とする請求項 26 に記載の無線通信機。

【請求項 29】上記半導体増幅素子はシリコン半導体による電界効果トランジスタからなっていることを特徴とする請求項 17 に記載の無線通信機。

【請求項 30】上記半導体増幅素子は化合物半導体による M E S F E T からなっていることを特徴とする請求項 17 に記載の無線通信機。

【請求項 31】上記半導体増幅素子は化合物半導体による高電子移動度トランジスタからなっていることを特徴とする請求項 17 に記載の無線通信機。

【請求項 32】上記半導体増幅素子は化合物半導体によるヘテロ接合バイポーラトランジスタからなっていることを特徴とする請求項 17 に記載の無線通信機。

【請求項 33】絶縁性基板と、上記絶縁性基板の少なくとも一面に形成される温度によって抵抗値がリニアに変化する導体と、上記導体の一端側に電気的に接続される電極と、上記導体の他端側に電気的に接続される電極とを有することを特徴とする抵抗。

【請求項 34】上記導体はシリコン、GaAs、ゲルマニウムのうちのいずれかによって形成されていることを特徴とする請求項 33 に記載の抵抗。

【請求項 35】半絶縁性 GaAs 基板の少なくとも一面に不純物を拡散して上記導体が形成されていることを特徴とする請求項 33 に記載の抵抗。

【請求項 36】高周波電力増幅装置は、入力端子、出力端子、バイアス電圧を受けるバイアス端子、上記入力端子に接続された制御電極と、上記入力端子に供給される信号に従った信号を出力する第 1 の電極とを有する第 1 の半導体増幅素子、上記第 1 の半導体増幅素子の第 1 の電極から出力される信号に従った信号を受ける制御電極と、該制御電極に供給された信号に応じた信号を上記出力端子へ供給する第 1 の電極とを有する第 2 の半導体増幅素子、及び、上記バイアス端子に接続され、上記第 1 の半導体増幅素子の制御電極にバイアス電圧を供給する第 1 の抵抗分圧回路とを有し、上記第 1 の抵抗分圧回路に含まれる電圧分圧用の第 1 の抵抗は、上記第 1 の半導体増幅素子と同じ半導体チップに形成され、電圧分圧用の第 2 の抵抗は、上記半導体チップとは分離されている。

【請求項 37】上記第 2 の抵抗は、上記バイアス端子と上記制御電極との間に設けられ、上記第 1 の抵抗は、上記制御電極と所定の電位点との間に設けられていること

を特徴とする請求項 36 に記載の高周波電力増幅装置。

【請求項 38】上記バイアス端子に接続され、上記第 2 の半導体増幅素子の制御電極にバイアス電圧を供給する第 2 の抵抗分圧回路とを有し、上記第 2 の抵抗分圧回路に含まれる電圧分圧用の第 3 の抵抗は、上記第 2 の半導体増幅素子と同じ半導体チップに形成され、電圧分圧用の第 4 の抵抗は、上記半導体チップとは分離されていることを特徴とする請求項 37 に記載の高周波電力増幅装置。

【請求項 39】上記第 1 の半導体増幅素子は、A 級増幅動作を行うことを特徴とする請求項 38 に記載の高周波電力増幅装置。

【請求項 40】高周波電力増幅装置を有する無線通信機であって、該高周波電力増幅装置は、入力端子、出力端子、バイアス電圧を受けるバイアス端子、上記入力端子に接続された制御電極と、上記入力端子に供給される信号に従った信号を出力する第 1 の電極とを有する第 1 の半導体増幅素子、上記第 1 の半導体増幅素子の第 1 の電極から出力される信号に従った信号を受ける制御電極と、該制御電極に供給された信号に応じた信号を上記出力端子へ供給する第 1 の電極とを有する第 2 の半導体増幅素子、及び、上記バイアス端子に接続され、上記第 1 の半導体増幅素子の制御電極にバイアス電圧を供給する第 1 の抵抗分圧回路とを有し、上記第 1 の抵抗分圧回路に含まれる電圧分圧用の第 1 の抵抗は、上記第 1 の半導体増幅素子と同じ半導体チップに形成され、電圧分圧用の第 2 の抵抗は、上記半導体チップとは分離されている。

【請求項 41】上記第 2 の抵抗は、上記バイアス端子と上記制御電極との間に設けられ、上記第 1 の抵抗は、上記制御電極と所定の電位点との間に設けられていることを特徴とする請求項 40 に記載の無線通信機。

【請求項 42】上記バイアス端子に接続され、上記第 2 の半導体増幅素子の制御電極にバイアス電圧を供給する第 2 の抵抗分圧回路とを有し、上記第 2 の抵抗分圧回路に含まれる電圧分圧用の第 3 の抵抗は、上記第 2 の半導体増幅素子と同じ半導体チップに形成され、電圧分圧用の第 4 の抵抗は、上記半導体チップとは分離されていることを特徴とする請求項 41 に記載の無線通信機。

【請求項 43】上記第 1 の半導体増幅素子は、A 級増幅動作を行うことを特徴とする請求項 42 に記載の無線通信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波電力増幅装置およびその高周波電力増幅装置を組み込んだセルラー電話機等の移動体通信機に係わり、特に位相変調 (PM) 方式等で使用され低歪みが要求される高周波電力増幅装置 (高周波パワーアンプモジュール) に適用して有効な技術に関する。

【0002】

【従来の技術】自動車電話、携帯電話等の移動体通信機の送信部には高周波電力増幅装置が使用されている。

【0003】PDC (Personal Digital Cellular), PHS (Personal Handyphone System), N-CDMA (code division multiple access : 符号分割多元接続), W-CDMA 等のデジタル携帯電話システムは、変調方式として位相変調方式が採用されている。

【0004】位相変調方式では、温度変化に対するパワーアンプの歪特性の向上が重要である。歪特性の安定化を図るために、従来はドレイン電流の安定化 (一定化) が図られている。

【0005】ドレイン電流の安定化を図る技術としては、(1) ダイオードやサーミスタ等の部品を回路中に追加する方式、(2) FET (Field-Effect-Transistor) の結晶軸方向を変え、内部応力 (ピエゾ) によるインピーダンス変化を抑える方式 (電子情報通信学会発行「電子情報通信学会技術研究報告 ED97-182」、1998-01、P9~P14)、(3) FET の電圧 ( $V_g$ ) と電流 ( $I_{ds}/I_{dss0}$ ) 特性において、温度が変化してもドレイン電流が変化しないバイアス点 (クロスポイント: Q 点) に動作点を合わせる方式 (電子情報通信学会発行「電子情報通信学会技術研究報告 MW97-33」、1997-06、P37~P42) 等が採用されている。

【0006】

【発明が解決しようとする課題】移動体通信システム (セルラー電話システム) では、アイドル時の隣接チャネル漏洩電力 (adjacent channel leakage power: ACP) を小さくし、隣接チャネルでの通話を良好とする必要がある。

【0007】従来の高周波パワーアンプのゲートバイアス回路は、図 25 に示すような構成になっている。高周波パワーアンプ 1 は、入力端子 (Pin) 2、出力端子 (Pout) 3、第 1 基準電位端子、たとえば電圧端子 ( $V_{dd}$ ) 4、コントロール端子 ( $V_{gg}$ ) 5、第 2 基準電位端子、たとえばグランド端子 (GND) 6 を有している。

【0008】トランジスタ (FET) 7 のゲート端子 G (制御端子) と入力端子 (Pin) 2 との間には整合回路 10 が設けられている。FET 7 のドレイン端子 D (第 1 端子) は電源ライン 11 を介して電圧端子 ( $V_{dd}$ ) 4 に接続されているとともに、整合回路 12 を介して出力端子 (Pout) 3 に接続されている。FET 7 のソース端子 S (第 2 端子) はグランド端子 (GND) 6 に接続されている。FET 7 は、たとえば GaAs 系化合物半導体によって構成される HEMT (High Electron Mobility Transistor : 高電子移動度トランジスタ) である。

【0009】また、FET 7 のゲート端子 G には 2 つの抵抗 15、16 が接続され、高電位側抵抗 R1 (15) はグランド端子 (GND) 6 に接続され、低電位側抵抗 R2 (16) はコントロール端子 ( $V_{gg}$ ) 5 に接続され、抵

抗分圧回路（ブリーダ回路）を構成している。上記抵抗 15、16 はチップ抵抗である。チップ抵抗は抵抗部分が厚膜抵抗で構成されていることから温度特性を殆ど持たない。

【0010】携帯電話等の携帯端末は屋外で使用されることから、パワーアンプには、たとえば  $-20^{\circ}\text{C} \sim 85^{\circ}\text{C}$  に亘って安定した温度特性が要求される。高周波電力増幅装置の増幅器（たとえば、単一の FET または FET を複数順次従属接続した多段構成）は、正の温度係数を持ち、温度によりアイドル電流が変化するため歪特性を劣化させている。

【0011】従来は、前述のようにゲートバイアス（ $V_{gs}$ ）回路を温度特性を殆ど持たないチップ抵抗で構成しているため、アイドル電流変化が直接歪みに悪影響を与えた。

【0012】高周波電力増幅装置のアイドル電流、換言するならばドレイン電流を一定化するために前述のような各方式が採用されている。

【0013】しかし、上記（1）のダイオードやサーミスタ等の部品を追加する手段は、外付け部品を使うことになり、部品点数が増加するばかりでなく、FET との温度係数を合わせるための回路が大規模になる。

【0014】また、上記（2）の FET の結晶軸方向を変え、内部応力（ピエゾ）によるインピーダンス変化を抑える手段は、FET を搭載する基板によって応力が変わり汎用性に劣る。

【0015】また、上記（3）の Q 点利用のものは FET 特性によりずれる可能性があるため汎用性に劣る。

【0016】一方、このような高周波パワーアンプ 1 において、上記ブリーダ回路を構成する二つの抵抗は、チップ抵抗からなり、温度が変化しても抵抗値は一定である。これに対して、FET の内部抵抗は温度の上昇に伴って変化し、FET のアイドル電流は増大（たとえば約  $0.14\%/^{\circ}\text{C}$  で正の温度特性を有する）し、この結果動作点の変動し、歪み特性や効率が大きく変動してしまう。

【0017】他方、携帯端末においては効率の向上が要請されている。効率と ACP との関係は一方が良くなれば他方は悪くなり、他方が良くなれば一方は悪くなるいわゆるトレードオフの関係にある。

【0018】このため、従来は効率を多少犠牲にして常温での ACP のマージンを上げて設計を行っている。

【0019】本発明者は、ACP が  $\pm 50\text{kHz}$  離調での最適アイドル電流値を求めるべく、温度が  $-20^{\circ}\text{C}$ 、 $25^{\circ}\text{C}$ 、 $100^{\circ}\text{C}$  となる状態でのアイドル電流を測定した。図 26 のグラフがこの結果である。同グラフから分かるように、温度が低いとアイドル電流は大きく、温度が高くなるにつれてアイドル電流は小さくなる傾向にある。

【0020】また、アイドル電流の温度変化は FET と

それを搭載している基板との間に働く熱ストレスによるピエゾ効果でチャネル抵抗の変化や寄生容量の変化がインピーダンスに影響を及ぼすことが周知である。

【0021】本発明者等はこのインピーダンス変化をキャンセルさせるため  $V_{gs}$  を変化させゲートの入力インピーダンスを変えて歪みを改善する手法の基礎検討の結果、増幅器のアイドル電流を負の温度特性を持たせることで歪みが一定に保てることを突き止めた。

【0022】そこで、本発明者はブリーダ回路の高電位側の抵抗 R1 を正の温度係数を持つ温度補償型抵抗とし、温度の上昇に伴って高電位側の抵抗 R1 の抵抗値の増大を図り、これによりゲート端子 G の電位の低下を図り、アイドル電流の温度上昇に伴う増大を抑止するとともに、ACP 特性を低くかつ平坦化させることができることに気が付き本発明をなした。

【0023】本発明の目的は、歪特性の良好な増幅器（高周波電力増幅装置）および無線通信機を提供することにある。

【0024】本発明の他の目的は、ACP 特性を低くかつ平坦化することにより、効率の高い増幅器（高周波電力増幅装置）および無線通信機を提供することにある。

【0025】本発明の他の目的は、抵抗値がリニアに変化する正の温度係数を持つ温度補償型抵抗を提供することにある。

【0026】本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0027】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0028】（1）高周波電力増幅装置は、入力端子と、出力端子と、コントロール端子と、上記入力端子からの信号を受ける制御端子と、上記入力端子からの信号に応じた信号を出力する第 1 端子とを有する第 1 の半導体増幅素子と、上記第 1 の半導体増幅素子の第 1 端子から出力された信号に応じた信号を受ける制御端子と、上記出力端子に接続され、上記信号に従った信号を出力する第 1 端子とを有する第 2 の半導体増幅素子と、上記コントロール端子に接続され、上記第 1 の半導体増幅素子の制御端子に上記コントロール端子に供給される電圧に従った直流バイアス電位を印加する抵抗分圧回路からなるバイアス回路とを有し、上記入力端子から入力されないときの出力であるアイドル電流の温度特性が負の温度特性になるように、上記抵抗分圧回路の高電位側を構成する抵抗は抵抗値がリニアに変化する温度補償型抵抗で構成されている。

【0029】上記抵抗分圧回路の高電位側を構成する抵抗は上記第 1 の半導体増幅素子が形成された半導体基板にモノリシックに形成され、他の抵抗は外付け部品であ



る。

【0030】また、上記コントロール端子に接続され、上記第2の半導体増幅素子の制御端子に上記コントロール端子に供給される電圧に従った直流バイアス電位を印加する抵抗分圧回路からなるバイアス回路を有し、上記入力端子から入力されないときの出力であるアイドル電流の温度特性が負の温度特性になるように、上記抵抗分圧回路の高電位側を構成する抵抗は抵抗値がリニアに変化する温度補償型抵抗で構成されている。

【0031】上記第1の半導体増幅素子の制御端子を制御するバイアス回路と、上記第2の半導体増幅素子の制御端子を制御するバイアス回路は相互に独立した回路である。

【0032】上記バイアス回路において、抵抗分圧回路の高電位側を構成する抵抗が正の温度特性を示し、他の抵抗は実質的に温度に依存しない抵抗である。

【0033】上記抵抗分圧回路の高電位側を構成する抵抗は半導体増幅素子が形成される半導体基板にモノリシックに形成され、他の抵抗は外付け部品である。

【0034】上記第1の半導体増幅素子と上記第2の半導体増幅素子との間に従属接続される1乃至複数の第3の半導体増幅素子を有し、上記第3の半導体増幅素子は前段の半導体増幅素子の第1端子に接続された制御端子と、後段の半導体増幅素子の制御端子に接続された第1端子とを有する。

【0035】上記第1の半導体増幅素子はA級増幅で動作し、上記第2の半導体増幅素子はAB級増幅で動作し、他の半導体増幅素子はA級増幅で動作する。

【0036】上記半導体増幅素子はシリコン半導体による電界効果トランジスタからなっている。

【0037】また以上の構成の高周波電力増幅装置は無線通信機の送信側出力段に組み込まれて使用される。

【0038】(2) 上記手段(1)の構成において、上記半導体増幅素子の制御電極には抵抗と容量で構成されるラグリードフィルタが組み込まれているとともに上記ラグリードフィルタを構成する抵抗は抵抗値がリニアに変化する温度補償型抵抗で構成されている。

【0039】(3) 上記手段(1)または手段(2)の構成において、上記第1の半導体増幅素子の制御端子を制御するバイアス回路は上記第1端子から出力する出力信号の振幅を制御する。

【0040】(4) 上記手段(1)乃至手段(3)のいずれかの構成において、上記半導体増幅素子は化合物半導体によるMESFETまたは化合物半導体による高電子移動度トランジスタもしくは化合物半導体によるヘテロ接合バイポーラトランジスタからなっている。

【0041】(5) 絶縁性基板と、上記絶縁性基板の少なくとも一面に形成される温度によって抵抗値がリニアに変化する導体と、上記導体の一端側に電気的に接続される電極と、上記導体の他端側に電気的に接続される電

極とを有する。上記導体はシリコン、GaAs、ゲルマニウムのうちのいずれかによって形成されている。例えば、上記絶縁性基板は半絶縁性GaAs基板となり、上記導体は上記半絶縁性GaAs基板の少なくとも一面に不純物を拡散して形成された構造になっている。

【0042】上記手段(1)によれば、(a) トランジスタを多段に組み込んだ高周波電力増幅装置において、各トランジスタの制御電極に接続される抵抗分圧回路の高電位側の抵抗は、抵抗値がリニアに変化する温度補償型抵抗になっていることから、温度が上昇した場合、上記温度補償型抵抗の抵抗値が順次増大し制御電極の電位が相対的に低くなり、アイドル電流の温度特性が負となる。この結果、保証温度全域での歪が小さく抑えられ歪特性の向上が達成できる。特に、入力段に温度補償型抵抗を含むバイアス回路が設けられていることから、歪み特性が良好になる。

【0043】(b) アイドル電流の低減により隣接チャネル漏洩電力ACPが低く抑えられ、効率の増大も可能になる。

【0044】(c) 抵抗分圧回路の高電位側の抵抗を温度補償型抵抗にするだけであり、従来のようにドレイン電流一定化のために全ての部品を別部品(外付け部品)として取り付ける必要がなく、部品点数の低減および組み立て工数の低減から高周波電力増幅装置の製造コストの低減が達成できる。

【0045】(d) 上記(c)から外付け部品の数が少なくなり、高周波電力増幅装置の小型化が達成できる。

【0046】(e) 上記温度補償型抵抗はトランジスタを形成する半導体基板にモノリシックに形成されていることから、高電位側の抵抗をチップ抵抗(外付け部品)として組み立てる構造に比較して高周波電力増幅装置の小型化が達成できる。

【0047】(f) 上記構成の高周波電力増幅装置をその送信部に使用した無線通信機においては、歪特性の向上、効率の増大、小型化および製造コストの低減が達成できる。特に、効率の向上により、消費電力の削減が達成でき、この結果、通話時間の延長やバッテリーの小型化が図れる。バッテリーの小型化はさらなる無線通信機の多機能化や小型化となる。

【0048】上記(2)の手段によれば、制御端子には抵抗と容量で構成されるラグリードフィルタが組み込まれていることから、発振の防止なる効果を有する。また、ラグリードフィルタを構成する抵抗もトランジスタが形成された半導体基板にモノリシックに形成されていることから高周波電力増幅装置の大型化を阻止できる。

【0049】上記(3)の手段によれば、リニアアンプの場合、動作点を動かすと歪みが発生するが、動作点を固定し、入力電力コントロールによって出力電力を調整することによって、良好な歪み特性を維持したまま高い効率で送信を行うことができる。

【0050】上記（４）の手段によれば、上記半導体増幅素子としては、MESFET、高電子移動度トランジスタ、ヘテロ接合バイポーラトランジスタのいずれにおいても、上記各効果を有することができる。

【0051】上記（５）の手段によれば、（ａ）抵抗値がリニアに変化する単体部品としての温度補償型抵抗を提供することができる。また、抵抗値がリニアに変化するGaAs系の単体部品としての温度補償型抵抗を提供することもできる。

#### 【0052】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0053】（実施形態１）図１に本発明の一実施形態（実施形態１）である高周波電力増幅装置の等価回路図を示す。本実施形態１ではトランジスタ（半導体増幅素子）として、たとえばGaAs系化合物半導体によって構成されるHEMT（High Electron Mobility Transistor：高電子移動度トランジスタ）を用いた例について

【0054】本実施形態１の高周波電力増幅装置（高周波パワーアンプ：高周波パワーアンプモジュール）１は、入力端子（Pin）２、出力端子（Pout）３、第１基準電位端子、たとえば電圧端子（Vdd）４、コントロール端子（Vgg）５、第２基準電位端子、たとえばグランド端子（GND）６を有している。

【0055】トランジスタ７のゲート電極（制御電極）に連なるゲート端子Ｇと、入力端子（Pin）２との間には整合回路１０が設けられている。トランジスタ７の第１端子であるドレイン端子Ｄは電源ライン１１を介して電圧端子（Vdd）４に接続されているとともに、整合回路１２を介して出力端子（Pout）３に接続されている。トランジスタ７のソース電極に連なるソース端子Ｓ（第２端子）はグランド端子（GND）６に接続されている。

【0056】また、トランジスタ７のゲート端子Ｇには２つの抵抗１５、１６が接続され、高電位側抵抗Ｒ１（１５）はグランド端子（GND）６に接続され、低電位側抵抗Ｒ２（１６）はコントロール端子（Vgg）５に接続され、抵抗分圧回路（ブリーダ回路）を構成している。

【0057】また、抵抗分圧回路とVgsとの間には抵抗Ｒ３（１８）が設けられている。この抵抗Ｒ３（１８）は、ゲート電極側へ影響する抵抗分圧回路側のインピーダンスの抑制効果がある。

【0058】上記抵抗（低電位側抵抗Ｒ２）１６は厚膜抵抗で構成されるチップ抵抗（外付け部品）であるが、上記抵抗（高電位側抵抗Ｒ１）１５は抵抗値がリニアに変化する正の温度係数を持つ温度補償型抵抗で構成されている。本実施形態１では、上記高電位側抵抗Ｒ１（１

５）はトランジスタ７を形成する半導体基板にモノリシックに形成されている。すなわち、後述するが、上記トランジスタ７はGaAs基板に形成され、高電位側抵抗Ｒ１（１５）は上記GaAs基板の表面に不純物を拡散して形成した拡散領域を抵抗体（導体）とする抵抗である。トランジスタ７および高電位側抵抗Ｒ１（１５）は同一の半導体チップ１９にモノリシックに形成されている。上記温度補償型抵抗のその正の温度係数は、たとえば約０．１２％／℃になっている。

【0059】本実施形態１の高周波電力増幅装置１によれば、（１）抵抗分圧回路の一の抵抗（高電位側の抵抗Ｒ１（１５）は抵抗値がリニアに変化する温度補償型抵抗で構成され、他の抵抗（低電位側の抵抗Ｒ２（１６）は抵抗値がほぼ一定である厚膜抵抗となっていることから、温度上昇に伴ってVgsが低くなり、アイドル電流が低下し、歪特性が向上する。

【0060】ここで、歪み特性の向上について説明する。図１１はIds-Vds特性および負荷線ならびに出力波形との相関を示す模式図である。負荷線の中心部分がバイアス点になるようなゲート電圧を選んで使用するＡ級増幅の場合、温度が２５℃のときは実線で示すように入力信号の入力波形に対する出力波形（出力電流振幅）は同図の左側の波形Ａで示すように歪みが発生しないが、温度が上昇し、例えば１００℃になった状態では、出力波形は破線で示すように歪む。

【0061】すなわち、高温になると動作点（バイアス点）がずれ、出力波形の対称性（正負振幅）が波形Ｂに示すように失われ、波形のクリッピングが発生する。

【0062】しかし、抵抗分圧回路（ブリーダ回路）の高電位側抵抗Ｒ１（１５）を温度補償型の抵抗として置き、低電位側抵抗Ｒ２（１６）を温度に依存しない一定型とすることによって、バイアス点は下げられることになり、波形の対称性を再現させることができる。すなわち、入力端子に信号が供給されないアイドル状態は負の特性を示すようになり、アイドル電流を小さくができるようになる。

【0063】（２）アイドル電流の低減から効率が高くなる。

【0064】（３）本実施形態１の高周波電力増幅装置１は、抵抗分圧回路の高電位側の抵抗Ｒ１（１５）を抵抗値がリニアに変化する温度補償型抵抗にするだけであり、従来のようにドレイン電流一定化のために別の部品を取り付ける等が不要となり、部品点数の低減が達成できる。

【0065】（４）抵抗分圧回路とVgsとの間には抵抗Ｒ３（１８）が設けられていることから、整合回路特性の安定化および製品の小型化が達成できる。

【0066】（５）部品点数の低減と、部品点数の低減による組み立て工数の低減から、高周波電力増幅装置１の製造コストの低減が達成できる。

【0067】(6) 部品点数の低減が図れるため、高周波電力増幅装置の小型化が達成できる。

【0068】本実施形態1では単一のトランジスタを組み込んだ高周波電力増幅装置1について説明したが、トランジスタを順次複数従属接続した多段構成の高周波電力増幅装置にも適用できる。この場合、少なくとも初段(入力段)のトランジスタの抵抗分圧回路の高電位側の抵抗を抵抗値がリニアに変化する温度補償型抵抗とするものである。

【0069】つぎに、本発明のより具体的な例(実施例1)について説明する。

【0070】(実施例1) 図2乃至図8は本実施例1の高周波電力増幅装置(高周波パワーアンプモジュール)に係わる図である。

【0071】本実施例1の高周波電力増幅装置(高周波パワーアンプモジュール)1は、図3の斜視図に示すように、板状の配線基板20の一面側(主面側)にキャップ21が重ねられ、外観的には偏平な矩形体構造になっている。

【0072】高周波マイクロ波増幅装置は、多層構造の配線基板の一面側にトランジスタ等の能動部品やチップ抵抗やチップコンデンサ等の受動部品を搭載するとともに、複数のトランジスタを従属接続させて多段構成の増幅器を構成したモジュール構成になっている。また、配線基板の一面側は電磁シールド効果の役割を果たす金属製のキャップで被われている。キャップは配線基板に直接固定され、配線基板とキャップによってパッケージが構成されている。上記パッケージからは電気的に独立した外部電極端子(電極端子)が突出している。すなわち、この例では配線基板の下面周縁に表面実装用の外部電極端子が設けられている。なお、配線基板を支持基板で支持する構造とし、支持基板にキャップを固定する構造としてもよい。

【0073】本実施例1の高周波パワーアンプモジュール1は、能動部品として、HEMTを構成する半導体チップを回路的に多段に接続して、移動通信機(携帯電話)の高周波パワーモジュールを構成している。この例では、2個のトランジスタ(HEMT)を従属接続した2段構成の増幅器になっている。図2は本実施例1の高周波パワーアンプモジュール1の等価回路図である。

【0074】なお、第1基準電位端子( $V_{dd}$  [ $V_{d1}$ ,  $V_{d2}$ ] 端子)は電源電位(たとえば3.5V)に電位固定される電圧端子である。また、ゲートバイアス端子( $V_{gg}$  端子)はバイアス電位(たとえば-2.5V)に電位固定される電圧端子である。また、トランジスタは0Vを参照電位( $V_{ref}$ )にするデプレッション形である。

【0075】キャップ21は、図5に示すように金属板を矩形箱状に絞り成形して、下面周縁に沿って突出した周壁22を有する構造となっている。上記周壁22には切り込みが入れられて弾力的に配線基板20の側面に作

用するフックアーム23が複数設けられている。このフックアーム23の先端内側には、これも成形によって形成された突出するフック爪24が設けられている。このフック爪24は配線基板20の周面に設けられた図示しない窪んだ引っ掛かり部に弾力的に引っ掛かるようになっている。この引っ掛かり部にフック爪24を引っ掛けることによって配線基板20にキャップ21が固定され、図3に示すような偏平な高周波パワーアンプモジュール1となる。

【0076】また、上記フックアーム23は高周波パワーアンプモジュール1の裏面の外部電極端子を実装基板のランドに導電性の接合材(半田)の溶融によって固定する際、グランド用ランド部分に付着する接合材(半田)に濡れて接続されるように配置構成されている。また、この際、配線基板20の係止部、すなわち引っ掛かり部にはグランド配線(GND層)が設けられており、このグランド配線部分も半田に濡れるようになっている。したがって、キャップ21は電磁シールド効果を奏することになる。本実施例1では、特に断面図は図示しないが配線基板20は多層構造となっている。

【0077】配線基板20の一面(主面)側には、図4および図5に示すように、チップコンデンサやチップ抵抗等を構成するチップ部品25やトランジスタ7が固定されている。チップ部品25の電極部分は図示しない半田等の導電性接合体を介して導体からなる各配線26に接続され、トランジスタ7は配線基板20の主面に形成された導体からなる固定部27に半田等を介して接続されている。

【0078】各トランジスタ7が形成される半導体チップ19には、図1に示す高電位側抵抗 $R_1$ (15)と抵抗 $R_3$ (18)がモノリシックに形成されている。等価回路および図4では、初段のトランジスタ7(T1)は高電位側抵抗 $R_1$ と抵抗 $R_3$ で示し、最終段のトランジスタ7(T2)では高電位側抵抗 $R_4$ と抵抗 $R_6$ で示す。また、最終段のトランジスタ7では、抵抗分圧回路を構成する二つの抵抗を $R_4$ と $R_5$ とする。 $R_4$ が高電位側の抵抗であり、 $R_5$ が低電位側の抵抗である。 $R_5$ は $V_{gg}$ に接続されている。また、最終段のトランジスタと初段のトランジスタはカップリングコンデンサ $C_4$ によって接続されている。最終段のトランジスタおよび初段のトランジスタにはDCカットやインピーダンスの整合等を合わせるために抵抗やコンデンサが組み込まれている。

【0079】また、図4に示すように、トランジスタ7の電極と配線26は導電性のワイヤ28で接続されている。図示はしないがトランジスタ7、ワイヤ28等は絶縁性樹脂からなるオーバコート層で覆われて保護され、耐湿性向上が図られている。

【0080】つぎに、配線基板20および配線基板20に搭載される電子部品等について簡単に説明する。図4

は配線基板上の各部品の搭載状態を示す平面図である。本実施例 1 の高周波パワーアンプモジュール 1 は、図 4 の配線基板 1 の平面図および図 2 の等価回路図で示すように、トランジスタ (HEMT) T1, T2 を従属接続して 2 段構成の増幅器とした構造になっている。

【0081】図 4 に示すように、配線基板 20 には部分的に上記配線基板 20 の周縁から下面に亘って外部電極端子が設けられている。外部電極端子は入力端子 (Pin), 出力端子 (Pout), コントロール端子 (V<sub>gg</sub>), 電圧端子 (V<sub>dd1</sub>, V<sub>dd2</sub>), グランド端子 (GND) となる。また、これらの端子は所定のパターンの導体 (配線 26 や固定部 27) が設けられている。そして、各電子部品が搭載され、必要な部分は導電性のワイヤ 28 で接続されている。

【0082】すなわち、図 2 の等価回路を満足するように、図 4 に示すように各部品が搭載されている。これらの図において、T1, T2 はトランジスタ、C1~C13 はチップコンデンサ、R2, R5 はチップ抵抗である。また、図 2 において示す細長い長方形部分はマイクロストリップラインを示す。

【0083】配線基板 20 は、たとえば、ガラスセラミックスを積層させた低温焼成の配線基板からなり、配線は高導電性金属、例えば銀系金属を使用している。すなわち、外層配線は Ag-Pt を使用し、内装配線は Ag を使用している。低温焼成は 600℃ 程度となり、融点の低い Ag の使用が可能となる。Ag は抵抗値が低い高導電性金属となるため、高周波特性の向上が達成できる。

【0084】図 5 は配線基板 20 の主面に各部品 (半導体チップ 19 やチップ部品 25) を搭載する状態と、ワイヤボンディングと封止を行う状態を模式的に示した図である。

【0085】ここで、半導体チップ 19 について簡単に説明する。図 6 は半導体チップ (半導体素子) の模式的平面図、図 7 は上記半導体素子の電極パターン等を示す模式的平面図である。

【0086】半導体チップ 19 に FET (T1), 抵抗 R1, 抵抗 R3 を形成した例である。トランジスタは HEMT であり、その断面構造は図 8 に示すようになっている。図 8 は半導体素子の一部の模式的断面図であり、HEMT の断面図である。

【0087】半導体チップ 19 は半導体基板 31 を基に形成されている。すなわち、化合物からなる半導体基板 31 の主面には、エピタキシャル成長によってバッファ層 32, 電子供給層 33, チャネル層 34, 電子供給層 35, キャップ層 36 が順次形成されているとともに、これらの多層半導体層はエッチング溝によってアイソレート (絶縁分離) されトランジスタ (HEMT) 部と抵抗 R 部とからなっている。

【0088】これら各部は、たとえば以下の半導体で形

成されている。上記半導体基板 31 は半絶縁性 GaAs 基板からなり、バッファ層 32 はアンドープの AlGaAs、電子供給層 33 は N+ 型の AlGaAs、チャネル層 34 はアンドープの InGaAs、電子供給層 35 は N 型 AlGaAs、キャップ層 36 は N+ 型 GaAs で形成されている。上記電子供給層 33 は設けなくともよい。

【0089】HEMT 部では、上記キャップ層 36 はその中央に沿ってエッチングされるとともに、HEMT の特性を決めるためにエッチングがなされ電子供給層 35 の厚さが決定される。上記リセスの両側のキャップ層 36 上にはそれぞれ電極が設けられ、その一方がソース電極 (S) 40 となり、他方がドレイン電極 (D) 41 になる。また、リセス部分にはゲート電極 (G) 42 が設けられている。

【0090】抵抗 R 部では、上記リセスが設けられず、上記ソース電極およびドレイン電極を形成する際同時に抵抗用の二つの電極 (SD) 45 が設けられる。

【0091】また、HEMT 部および抵抗 R 部の表面は層間絶縁膜 46 で覆われるとともに、この層間絶縁膜 46 は部分的にコンタクト穴が設けられる。そして、上記層間絶縁膜 46 上および上記コンタクト穴部分には、所定のパターンの配線 47 が形成され、各電極の引出し配線となる。さらに、半絶縁性 GaAs 基板 31 の主面側全域は、ワイヤボンディング用のパッドを除き絶縁性のパッシベーション膜 48 で覆われている。

【0092】このように、トランジスタと抵抗がモノリシックに形成されていることから、トランジスタと抵抗の温度係数は同一になる。GaAs の場合、温度係数は正の温度係数を持ち、約 0.12%/℃ となる。

【0093】また、モノリシック化により、部品点数の低減と、高周波パワーアンプモジュール 1 の小型化も達成できる。高周波パワーアンプモジュール 1 の小型化は、この製品を組み込んだ電子装置の小型化にも繋がる。すなわち、高周波パワーアンプモジュール 1 を組み込んだ携帯電話等の無線通信機の小型化も達成できることになる。

【0094】本実施例 1 では、トランジスタを 2 段に組み込んで、800~1000MHz、さらには 1.4~1.9GHz の携帯電話用の高周波パワーモジュールとすることができる。

【0095】図 9 は本実施例 1 の高周波パワーアンプモジュール 1 を組み込んだ移動通信機 (携帯電話) のブロック図、図 10 は同じく携帯電話の一部を示す模式図である。携帯電話は、図 10 に示すように、信号処理部 50, 受信部 51, 送受信切替 52, 送信部 53, 電池 54, アンテナ 55 を有している。上記送信部 53 には高周波パワーアンプモジュール (増幅器) 1 が内蔵されている。

【0096】信号処理部 50 は、図 9 に示すように、ス

ピーカー 56 およびマイクロホン 57 が接続される音声処理 62 と、上記音声処理 62 を制御する CPU 63 とを有する。

【0097】また、送信系では、送信部 53 の高周波パワーアンプモジュール 1 に接続されかつ周波数シンセサイザー 64 によって制御されるミキサー 65 と、上記ミキサー 65 と音声処理 62 との間に組み込まれる変調器 66 とを有する構成になっている。また、受信系では、受信部 51 に接続されかつ上記周波数シンセサイザー 64 によって制御されるミキサー 67 と、上記音声処理 62 とミキサー 67 間に順次組み込まれる復調器 68 および IF 69 とを有する構成になっている。

【0098】このような携帯電話では、高周波パワーアンプモジュール 1 のアイドル電流低減により、動作効率が向上し、低消費電力化が達成できる。この結果、電池寿命が長くなる。また単位電池当たりの通話時間も長くなる。

【0099】本実施例 1 によれば以下の効果を奏する。

【0100】(1) トランジスタを多段に組み込んだ高周波パワーアンプモジュール（高周波電力増幅装置）1 において、各トランジスタの制御端子に接続される抵抗分圧回路（バイアス回路）の高電位側の抵抗は、抵抗値がリニアに変化する温度補償型抵抗になっていることから、温度が上昇した場合、前記温度補償型抵抗の抵抗値が順次増大し制御電極の電位が相対的に低くなり、アイドル電流の温度特性が負となる。この結果、保証温度全域での歪が小さく抑えられ歪特性の向上が達成できる。

【0101】図 12 は本実施例 1 の携帯電話のアイドル電流温度特性を示すグラフである。同グラフから分かるように、アイドル電流温度特性は、従来の場合には正の温度係数（+0.14%/℃）を持つが、本実施例 1（本発明）によれば負の温度係数（-0.34%/℃）を持つようになる。

【0102】(2) アイドル電流の低減により隣接チャネル漏洩電力 ACP が低く抑えられ、効率の増大も可能になる。図 13 および図 14 は本実施例 1（本発明）の携帯電話の隣接チャネル漏洩電力（ACP 50 温度特性、ACP 100 温度特性）を示すグラフである。図 15 は本実施例 1 の携帯電話の効率と温度との相関を示すグラフである。

【0103】同グラフから分かるように、隣接チャネル漏洩電力 ACP はいずれの場合もその変動が小さく抑えられるとともに、いずれも低い数値を示すようになる。この結果、効率の増大が図れる。また、数値が低くなることにより、特性テストも上限が規格上限に近接している場合に行う全数試験に代え、一部の製品を抜取り試験する生産方式に変更できることから、高周波パワーアンプモジュール 1 の試験コストの低減も達成できる。

【0104】なお、図 16 は本実施例 1 の携帯電話の温度とアイドル電流との相関を示す理論値によるグラフで

あり、図 12 の本発明によるグラフと略一致することが分かる。

【0105】(3) 初段（入力段）および終段（出力段）の半導体増幅素子のバイアス回路において、抵抗分圧回路の高電位側の抵抗を温度補償型抵抗にするだけであり、従来のようにドレイン電流一定化のために別の部品を取り付ける等が不要となり、部品点数の低減および組み立て工数の低減から高周波電力増幅装置の製造コストの低減が達成できる。

【0106】(4) 前記温度補償型抵抗はトランジスタを形成する半導体基板にモノリシックに形成されていることから、高電位側の抵抗をチップ抵抗として組み立てる構造に比較して高周波電力増幅装置の小型化が達成できる。

【0107】(5) 本実施例 1 の高周波パワーアンプモジュール 1 を組み込んだ携帯電話では、アイドル電流温度特性の負の温度係数化により、歪特性の向上、効率の増大、小型化および製造コストの低減が達成できる。特に、効率の向上により、消費電力の削減が達成でき、この結果、通話時間の延長やバッテリーの小型化が図れる。バッテリーの小型化はさらなる無線通信機の多機能化や小型化となる。

【0108】なお、抵抗分圧回路の高電位側抵抗を温度補償型抵抗とする構造は、少なくとも初段の半導体増幅素子のみとしてもよい。この場合、初段は A 級増幅構成になっている。また、出力段を AB 級増幅で使用し、初段を含めて他の段の半導体増幅素子は A 級増幅とすることも可能であり、これら各構成においても前記実施例同様な効果が得られる。増幅回路は飽和領域および非飽和領域で動作する。すなわち、図 11 に示すように、負荷線と IV 曲線との交点内に入力があれば、非飽和領域で動作する。

【0109】（実施例 2）図 17 は本発明の他の実施例（実施例 2）である高周波マイクロ波増幅装置に係わる図である。図 17 は高周波マイクロ波増幅装置における配線基板上の各部品の搭載状態を示す平面図、図 18 は高周波マイクロ波増幅装置に組み込まれる温度補償型抵抗を示す斜視図、図 19 は温度補償型抵抗を示す模式的断面図である。

【0110】本実施例 2 では、抵抗分圧回路の高電位側の温度補償型抵抗 R1、R4 をチップ抵抗とした例である。

【0111】温度補償型チップ抵抗 70 は、図 18 に示すように長方形の矩形体となり、両端に電極 71 を有している。この温度補償型チップ抵抗 70 は、図 18 および図 19 に示すように、絶縁性基板 72 と、前記絶縁性基板 72 の少なくとも一面に形成される温度によって抵抗値がリニアに変化する導体 73 と、前記導体 73 の一端側に電気的に接続される電極 71 と、前記導体 73 の他端側に電気的に接続される電極 71 とを有する。前記

導体 73 はシリコン、GaAs、ゲルマニウムのうちのいずれかによって形成されている。すなわち、正の温度係数を持つ材料が使用される。

【0112】本実施例 2 では、前記絶縁性基板 72 として半絶縁性 GaAs 基板が使用され、導体 73 は前記半絶縁性 GaAs 基板の一面に不純物を拡散して形成した半導体領域によって形成されている。

【0113】なお、温度補償型チップ抵抗 70 は絶縁性基板 72 に導体を印刷し、かつ焼成するなどの方法によっても製造できる。これらの導体は抵抗値がリニアに変化することを特徴とするものであり、サーミスタのよう

10 にエキスポネンシャルな特性を示すものとは異なる。

【0114】本実施例 2 によれば、前記実施例 1 の場合と略同様の効果を有する。

【0115】また、本実施例 2 によれば、温度補償型抵抗は単一の電子部品で構成されていることから、歪特性の向上、効率の増大、別部品の取付け不要による小型化および製造コストの低減が達成できる。

【0116】（実施形態 2）図 20 は本発明の他の実施形態（実施形態 2）である高周波電力増幅装置の等価回路図である。

【0117】本実施形態 2 では、前記実施例 1 において、温度補償型抵抗の抵抗 R3 と容量 C20 とによってラグリードフィルタを構成するものである。この実施形態でもトランジスタと抵抗 R1、R3 はモノリシックに形成される。

【0118】本実施形態 2 によれば、制御電極には抵抗と容量で構成されるラグリードフィルタが組み込まれていることから、発振の抑制が達成できる。また、ラグリードフィルタを構成する抵抗は温度補償型抵抗となっ

30 ていることから、制御電極の電位変動に支障を来さなくなる。また、ラグリードフィルタを構成する抵抗もトランジスタが形成された半導体基板にモノリシックに形成されていることから、高周波電力増幅装置の大型化を阻止できる。

【0119】（実施形態 3）図 21 は本発明の他の実施形態（実施形態 3）である高周波電力増幅装置の等価回路図、図 22 は実施形態 3 を具体化した実施例 3 による高周波電力増幅装置に組み込まれる半導体素子の電極パターン等を示す模式的平面図である。

【0120】本実施形態 3 および実施例 3 では、制御電極に接続する抵抗分圧回路の抵抗 R1 のみを半導体チップ 19 に組み込んだ例である。この例においても前記実施形態 1 および実施例 1 が有する効果を奏することができ

【0121】（実施形態 4）図 23 は本発明の他の実施形態（実施形態 4）である無線通信機（携帯電話）の一部を示すブロック図である。本実施形態 4 では、入力電力コントロール（AGC: Automatic Gain Contorol）手段を具備した無線通信機に関する。リニアアンプの場

合、動作点（バイアス点）を動かすと歪みが発生する。そこで、動作点を固定し、入力電力コントロールによって出力電力を補正し、歪みを発生させないようにするものである。

【0122】図 23 は図 9 のブロック図において、送信部 53 の高周波電力増幅装置 1 の出力をカップラー 70 で検出し、その検出情報を比較回路 71 で比較し、この比較回路 71 の出力信号を入力電力コントロール（AGC）72 に送る。この AGC 72 では、上記比較回路 71 の出力信号に基づいて出力電力を補正し、歪みの発生を抑止する。

【0123】（実施形態 5）図 24 は本発明の他の実施形態（実施形態 5）である高周波電力増幅装置 1 における半導体増幅素子のバイアス回路の他の例を示す回路図である。本実施形態 5 では、バイアス回路の抵抗分圧回路の高電位側抵抗 R1（15）と低電位側抵抗 R2（16）との間に抵抗 14 を直列に接続し、抵抗 15 と抵抗 14 の接続部分と、トランジスタ（FET1）の制御端子 Vgs との間に抵抗 17 を直列に接続し、抵抗 14 と抵抗 16 の接続部分と、トランジスタ（FET2）の制御端子 Vgs との間に抵抗 18 を直列に接続した構造になっている。そして、これらの抵抗のうち、抵抗 15 を FET を形成する半絶縁性 GaAs 基板にモノリシックに形成して温度補償型抵抗とし、他の抵抗は温度に依存しないチップ抵抗等のような外付け部品で構成するものである。

【0124】本実施形態 5 によっても上記実施形態 1 と同様な効果がえられるが、FET1、FET2 を個別のバイアスに設定するために抵抗 14（R4）を入れる必要があり、FET2 の温度補償感度が低下する嫌いがある。

【0125】以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は上記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0126】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

40 【0127】（1）トランジスタの制御電極に接続される抵抗分圧回路の高電位側の抵抗は抵抗値がリニアに変化する温度補償型抵抗で構成されていることから、温度上昇に伴って制御電極の電位が低くなりアイドル電流が低下し歪特性が向上する。

【0128】（2）アイドル電流の低減から効率が高くなる。

【0129】（3）ドレイン電流を一定にするために抵抗分圧回路の高電位側の抵抗を抵抗値がリニアに変化する温度補償型抵抗にするだけであることから、従来のように多くの個別部品を取り付ける必要もなく、部品点数



の低減が達成できる。

【0130】(4) 部品点数の低減と、部品点数の低減による組み立て工数の低減から、高周波電力増幅装置の製造コストの低減が達成できる。

【0131】(5) 部品点数の低減高周波電力増幅装置の小型化が達成できる。

【0132】(6) 高周波電力増幅装置におけるアイドル電流の低減から、この高周波電力増幅装置を組み込んだ無線通信機は、電力消費の低減が達成できる。したがって、無線通信機における歪特性の向上、効率の増大、小型化および製造コストの低減が達成できる。特に、効率の向上により、消費電力の削減が達成でき、この結果、通話時間の延長やバッテリーの小型化が図れる。バッテリーの小型化はさらなる無線通信機の多機能化や小型化となる。

【図面の簡単な説明】

【図 1】本発明の一実施形態（実施形態 1）である高周波電力増幅装置の等価回路図である。

【図 2】本発明の一実施例（実施例 1）である高周波マイクロ波増幅装置の等価回路図である。

【図 3】本実施例 1 である高周波電力増幅装置の外観を示す斜視図である。

【図 4】本実施例 1 の高周波電力増幅装置における配線基板上の各部品の搭載状態を示す平面図である。

【図 5】本実施例 1 の高周波電力増幅装置の組立状態を説明する模式的図である。

【図 6】本実施例 1 の高周波電力増幅装置に組み込まれる半導体素子の模式的平面図である。

【図 7】前記半導体素子の電極パターン等を示す模式的平面図である。

【図 8】前記半導体素子の一部の模式的断面図である。

【図 9】本実施例 1 の高周波電力増幅装置を組み込んだ無線通信機（携帯電話）の一部を示すブロック図である。

【図 10】本実施例 1 の高周波電力増幅装置を組み込んだ無線通信機（携帯電話）の一部を示す模式的図である。

【図 11】 $I_V(I_{ds}-V_{ds})$  特性および負荷線ならびに出力波形との相関を示す模式的図である。

【図 12】本実施例 1 の携帯電話のアイドル電流温度特性を示すグラフである。

【図 13】本実施例 1 の携帯電話の隣接チャネル漏洩電力（ACP50 温度特性）を示すグラフである。

【図 14】本実施例 1 の携帯電話の隣接チャネル漏洩電力（ACP100 温度特性）を示すグラフである。

【図 15】本実施例 1 の携帯電話の効率と温度との相関を示すグラフである。

【図 16】本実施例 1 の携帯電話の温度とアイドル電流との相関を示す理論値によるグラフである。

【図 17】本発明の他の実施例（実施例 2）である高周\*

\* 波マイクロ波増幅装置における配線基板上の各部品の搭載状態を示す平面図である。

【図 18】本実施例 2 の高周波マイクロ波増幅装置に組み込まれる温度補償型抵抗を示す斜視図である。

【図 19】本実施例 2 における温度補償型抵抗を示す模式的断面図である。

【図 20】本発明の他の実施形態（実施形態 2）である高周波電力増幅装置の等価回路図である。

【図 21】本発明の他の実施形態（実施形態 3）である高周波電力増幅装置の等価回路図である。

【図 22】実施形態 3 を具体化した実施例 3 による高周波電力増幅装置に組み込まれる半導体素子の電極パターン等を示す模式的平面図である。

【図 23】本発明の他の実施形態（実施形態 4）である無線通信機（携帯電話）の一部を示すブロック図である。

【図 24】本発明の他の実施形態（実施形態 5）である高周波電力増幅装置における半導体増幅素子のバイアス回路の他の例を示す回路図である。

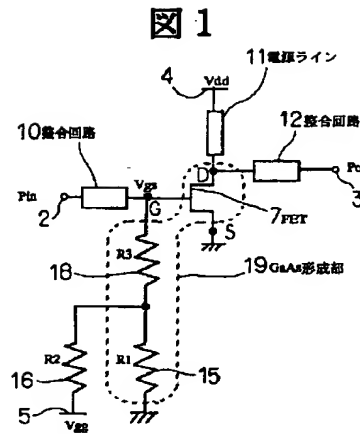
【図 25】従来の高周波電力増幅装置の等価回路図である。

【図 26】本発明者等による実験で求めたアイドル電流と隣接チャネル漏洩電力（ACP50）との相関を示すグラフである。

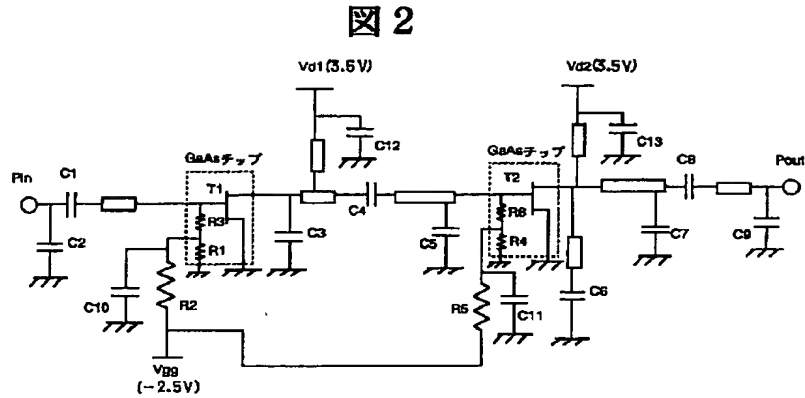
【符号の説明】

1…高周波電力増幅装置（高周波パワーアンプ：高周波パワーアンプモジュール）、2…入力端子（Pin）、3…出力端子（Pout）、4…第 1 基準電位端子（電源端子：Vdd）、5…制御端子（Vgg）、6…グランド端子（GND）、7…トランジスタ（FET）、10…整合回路、11…電源ライン、12…整合回路、14…抵抗、15…抵抗（高電位側抵抗 R1）、16…抵抗（低電位側抵抗 R2）、17、18…抵抗、18…抵抗 R3、19…半導体チップ、20…配線基板、21…キャップ、22…周壁、23…フックアーム、24…フック爪、25…チップ部品、26…配線、27…固定部、28…ワイヤ、31…半導体基板、32…バッファ層、33…電子供給層、34…チャネル層、35…電子供給層、36…キャップ層、40…ソース電極、41…ドレイン電極、42…ゲート電極、45…電極（SD）、46…層間絶縁膜、47…配線、48…パッシベーション膜、50…信号処理部、51…受信部、52…送受信切替、53…送信部、54…電池、55…アンテナ、56…スピーカ、57…マイクロホン、62…音声処理、63…CPU、64…周波数シンセサイザ、65…ミキサ、66…変調機、67…ミキサー、68…復調器、69…IF、70…カプラー、71…比較回路、72…入力電力コントロール（AGC）。

【図1】



【図2】



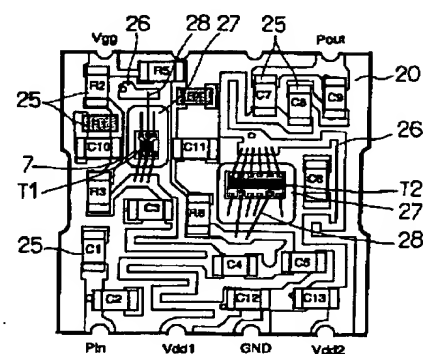
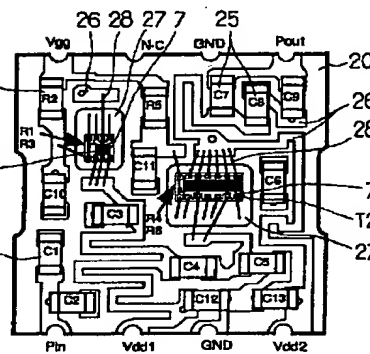
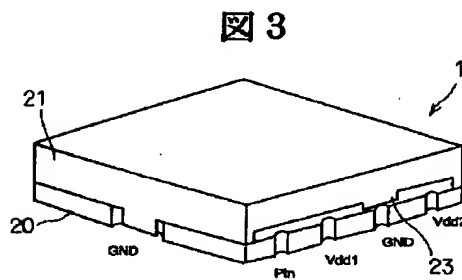
【図4】

【図17】

【図3】

【図4】

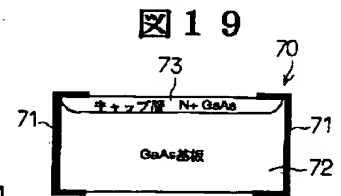
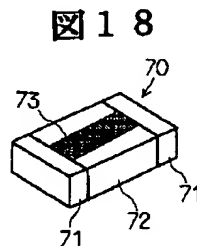
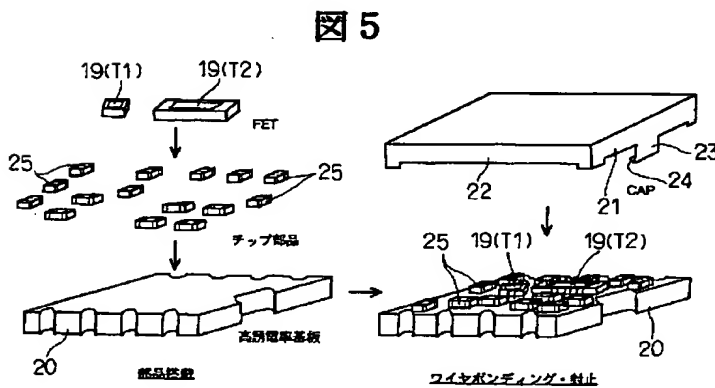
【図17】



【図5】

【図18】

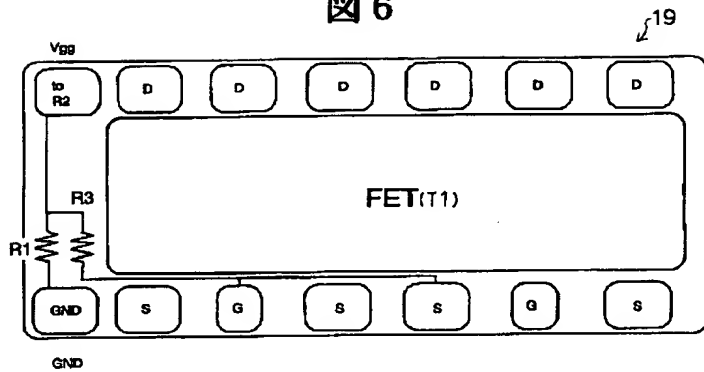
【図19】





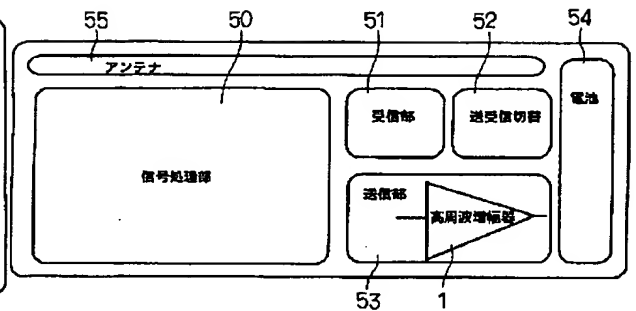
【図6】

図6



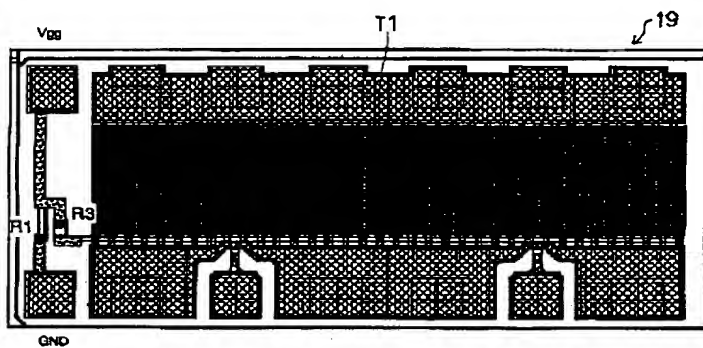
【図10】

図10



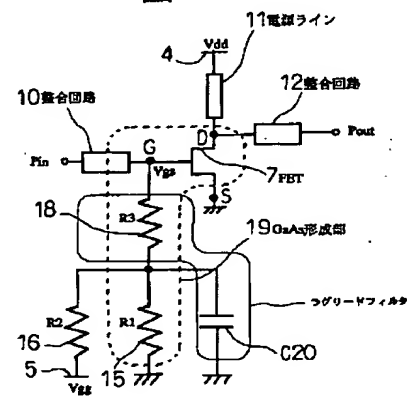
【図7】

図7



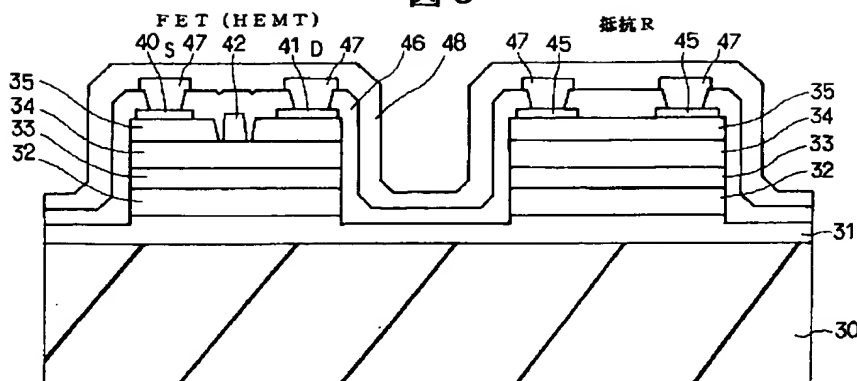
【図20】

図20



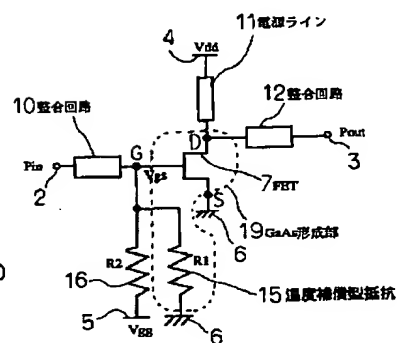
【図8】

図8

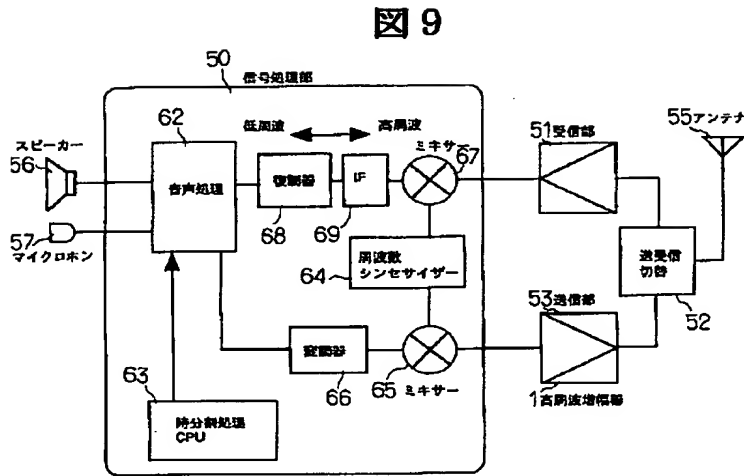


【図21】

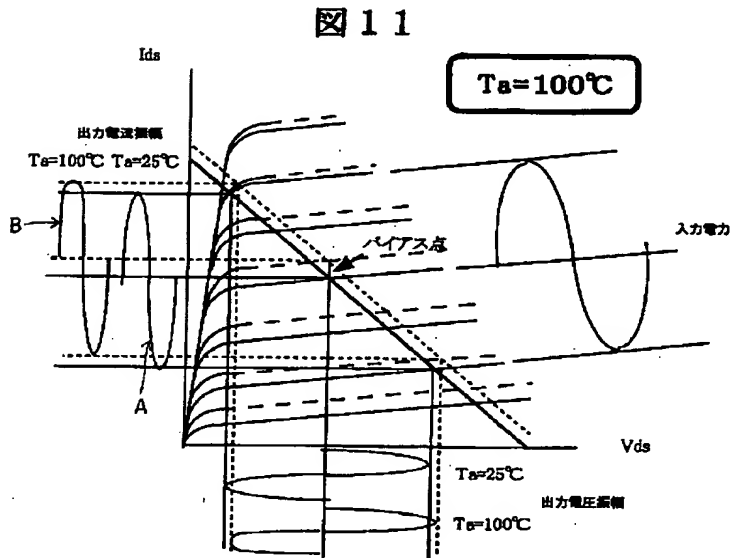
図21



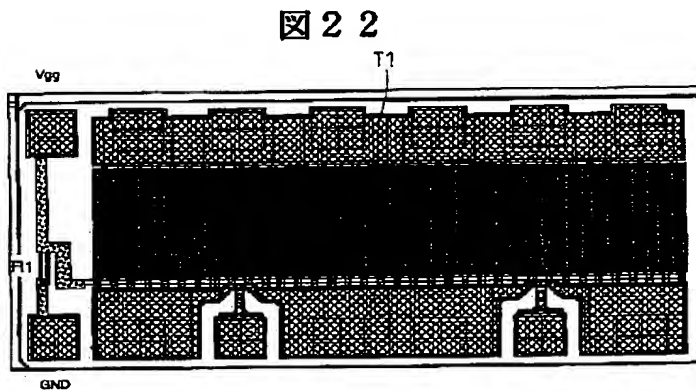
【図9】



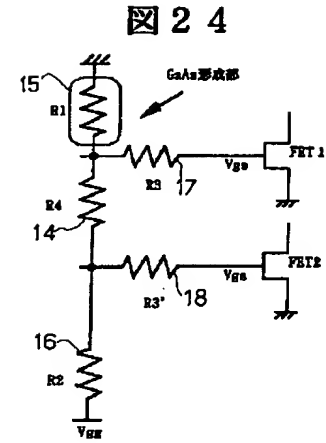
【図11】



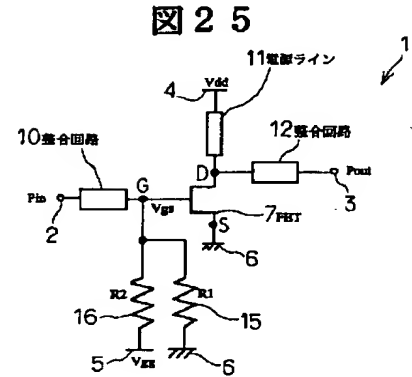
【図22】



【図24】

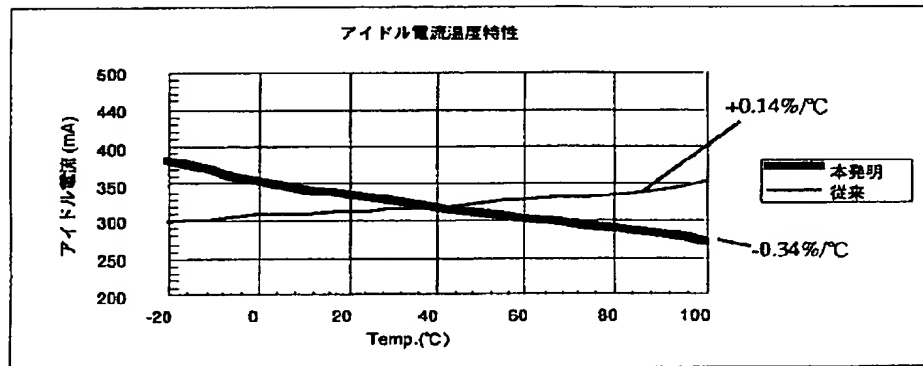


【図25】



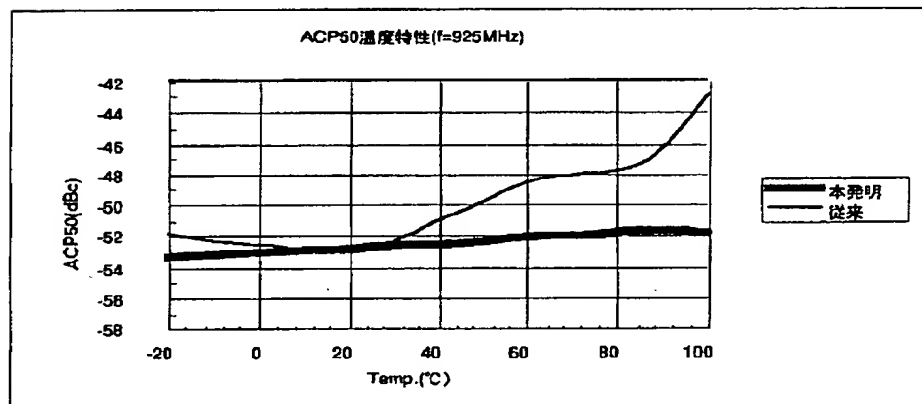
【図 12】

図 12



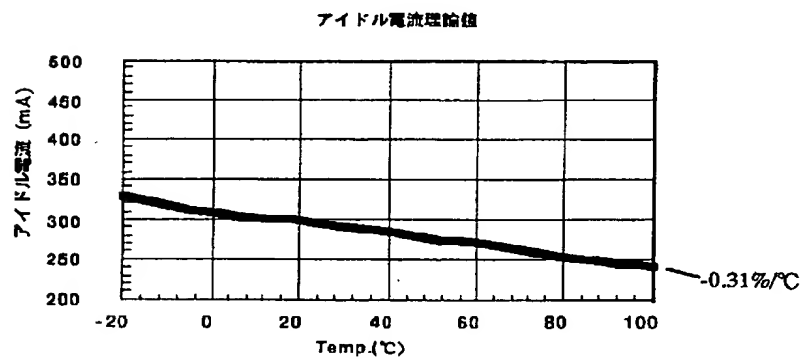
【図 13】

図 13



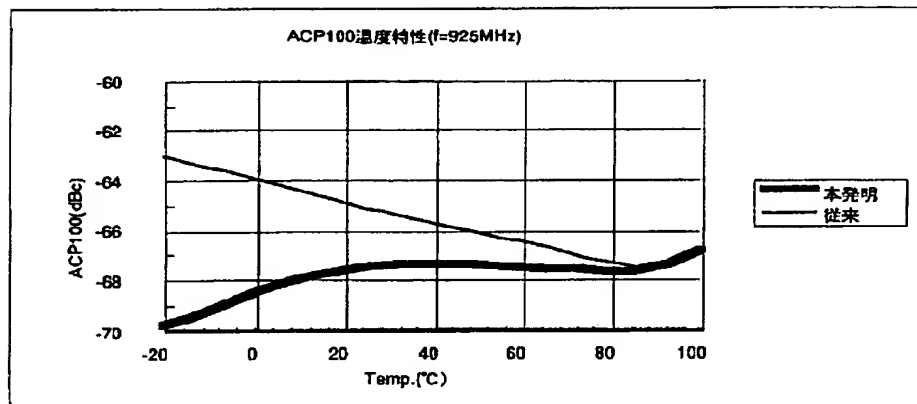
【図 16】

図 16



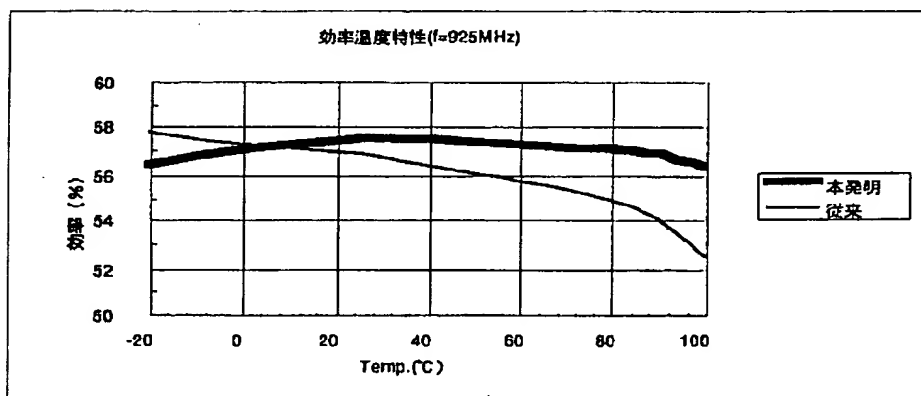
【図 14】

図 14



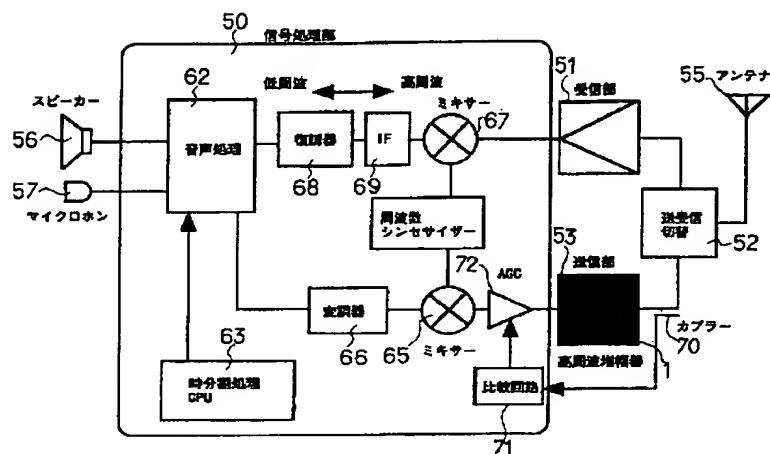
【図 15】

図 15



【図23】

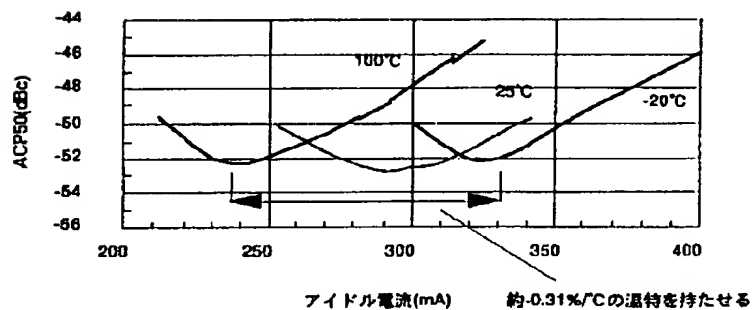
図23



【図26】

図26

アイドル電流vsACP50温度依存性



フロントページの続き

(72)発明者 丸山 昌志  
東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内

(72)発明者 赤嶺 均  
東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内

(72)発明者 小堀 勉  
東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内

(72)発明者 森山 伸治  
群馬県高崎市西横手町1番地1 日立東部セミコンダクタ株式会社内